

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The silicon single crystal substrate which it is the silicon single crystal substrate cut down from the silicon single crystal manufactured by the Czochralski method, and the nitrogen concentration in this substrate is three or less three or more  $1 \times 10^{13}$  atoms/cm $1 \times 10^{16}$  atoms/cm, and carbon concentration is three or less three or more  $5 \times 10^{16}$  atoms/cm $1 \times 10^{18}$  atoms/cm, and crosses throughout the substrate thickness of this substrate and is further characterized by a crystal defect 0.1 micrometers or more being three or less [ 105 //cm ] in diameter conversion.

[Claim 2] The silicon single crystal substrate according to claim 1 whose defect density in a field shallower than 5 micrometers it is said silicon single crystal substrate which carried out device heat treatment, and the defect density of the substrate thickness core after device heat treatment is three or more [ 109 //cm ], and is three or less [  $5 \times 10^4$  //cm ] from a substrate front face.

[Claim 3] The silicon single crystal substrate according to claim 1 or 2 whose oxygen density in the substrate thickness core of said silicon single crystal substrate is three or less three or more  $1 \times 10^{17}$  atoms/cm $6 \times 10^{17}$  atoms/cm.

[Claim 4] The manufacture approach of the silicon semi-conductor substrate characterized by slicing and grinding the silicon single crystal ingot raised [ carbon / three or less three or more  $1 \times 10^{16}$  atoms/cm $1.5 \times 10^{19}$  atoms/cm and ] by the Czochralski method using the silicon melt contained three or less three or more  $5 \times 10^{17}$  atoms/cm $1 \times 10^{19}$  atoms/cm in nitrogen, and using it as a silicon single crystal substrate.

[Claim 5] The manufacture approach of the silicon semi-conductor substrate according to claim 4 which are the conditions with which are satisfied of  $V/G(\text{mm}^2/\text{degree-C and min}) \geq 0.2$  when the training conditions of said silicon single crystal ingot set the average temperature gradient of  $V$  (mm/min) and the crystal growth shaft orientations to melting point  $-1300$  degree C to  $G$  (degree C/mm) for a crystal-pulling rate.

---

[Translation done.]

BEST AVAILABLE COPY

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention has few crystal-face defects of a substrate about a silicon single crystal substrate and its manufacture approach, and it is related with the silicon single crystal substrate excellent in the oxide-film proof-pressure property, and its manufacture approach.

[0002]

[Description of the Prior Art] the CHOKURARU skiing (CZ) used as a substrate of a high accumulation MOS device -- the silicon single crystal substrate manufactured by law is asked for quality crystallinity which does not have a bad influence on device properties, such as an oxide film proof-pressure property, a pn junction leak property, and a gettering property.

[0003] It has become clear that the crystal defect which degrades the initial dielectric-breakdown (TZDB) property of the oxide-film proof-pressure properties exists in the silicon single crystal immediately after crystal training in recent years. Those crystal defects are detected by the crystal defect appraisal method which used substrate washing of a selective etching method and an ammonia system, or infrared dispersion and infrared interference, and are generally called a grown-in defect. Each stereo of these defects is an octahedron void defect. Especially the thing that the octahedron void defect actualized as an etch pit on the front face after wafer washing of an ammonia system is called COP (Crystal Originated Particle) ( J. Ryuta, E. Morita, and T. Tanaka and Y. Shimanuki, Jpn. J. Appl. Phys. 29, L1947 (1990)). It is known that it is the cavity (void) which the atomic hole (vacancy) introduced from a solid-liquid interface condensed these, and was made. If it becomes beyond the value (gammacrit) which has V/G according to the Voronkov model, since the atomic hole more than equilibrium concentration will be introduced from a solid-liquid interface, it is supposed that they condense in a certain temperature region under crystal training, and will be set to COP.

[0004] Contrary to this, when V/G becomes below gammacrit, the interstitial atom (Interstitial) introduced from the solid-liquid interface condenses, and an interstitial atom mold dislocation loop with a size of about 50 micrometers is formed. Although a bad influence does not give this dislocation loop to an oxide-film proof-pressure property, degrading a pn junction leak property is known.

[0005] Since it has stated above, in order to manufacture a high quality silicon single crystal substrate, if possible, it is necessary to reduce COP and a dislocation loop near the substrate front face which affect a device property.

[0006] As the COP reduction approach (A) by which the conventional proposal is made How to control crystal training conditions (B) Approach \*\* which adds an impurity harmless to an electrical property is proposed.

[0007] As the approach of (A), JP,2-267195,A is mentioned, for example. This lowers V/G, makes it below gammacrit and controls installation of an atomic hole. However, since an interstitial atom is introduced by this approach, a dislocation loop occurs and it is not desirable in respect of the quality of a substrate. Moreover, in JP,7-257991,A, the method of generating neither COP nor a dislocation loop is proposed by adjusting V/G near gammacrit at a precision

and carrying out crystal training. However, since considering adaptation in actual crystal manufacture COP or a dislocation loop occurs by delicate fluctuation of V/G by this approach, control is difficult and lacking in practicality.

[0008] As the approach of (B), it is the case where nitrogen is used as an impurity for defective control, for example, there is JP,11-349393,A. This is quenching the crystal which carried out nitrogen addition, and is the approach of setting COP size to 70nm or less. Since quenching of a crystal which has stated this approach by this approach if a crystal becomes large by diameter-ization of macrostomia of a future crystal (8 inches (200mm), 12 etc. inches (300mm), etc.), although only the example of adaptation of a 6 inch (150mm) crystal is shown becomes difficult, it is not practical. Moreover, when JP,11-349394,A lowers V/G and an interstitial atom installation field is used, since it condenses and does not become a dislocation loop, the interstitial atom is carried out [ that the substrate which neither COP nor a dislocation loop has can be manufactured, and ] as the crystal which carried out nitrogen addition. However, the interstitial atom of a nitrogen addition crystal may condense depending on conditions, and it may become a dislocation loop. Furthermore, saying that V/G is lowered is exactly lowering the crystal training rate V as a matter of fact, and since it leads to the fall of productivity, it is not practical. Moreover, the method of generating neither COP nor a dislocation loop is proposed by JP,2000-7498,A and JP,2000-7486,A by performing nitrogen addition, adjusting V/G near gammacrit at a precision and carrying out crystal training. However, since considering adaptation in actual crystal manufacture COP or a dislocation loop occurs by delicate fluctuation of V/G by this approach, control is difficult and lacking in practicality.

[0009] By the approach of (B), when carbon is used as an impurity for defective control, by JP,11-302098,A, the method of adding carbon, and making a raising rate low, and making some or the whole surface of a substrate into an interstitial atom field is proposed [ \*\*\*\*\* ]. As the crystal by which carbon addition was carried out, since an interstitial atom does not condense and a dislocation loop is not formed, manufacture of the wafer with which neither COP nor a dislocation loop exists is enabled. However, since it is necessary to make the crystal-pulling rate V small and leads to the fall of productivity by this approach, it is not practical.

[0010] The oxygen mixed in the silicon single crystal substrate manufactured on the other hand by the CZ process used as a substrate of a high accumulation MOS device during crystal manufacture exists in supersaturation, it deposits in a next device process, and an oxygen sludge is formed in the interior of a substrate. The heavy metal which this oxygen sludge mixes into a device process when [ for the interior of a wafer / sufficient ] amount existence is recognized is absorbed inside a wafer, and the interior of a substrate which is a device barrier layer is maintained at clarification. Since it is effective in preventing device property degradation according such a technique to in thorin chic gettering, a call, and heavy metal pollution, the silicon single crystal substrate is asked for moderate precipitation of oxygen happening into a device process.

[0011] However, since the part will be formed for the precipitation of oxygen in a device process also near the wafer front face depending on a device process when many [ too ], we are anxious about the surface discontinuity of a sludge reason having a direct bad influence on device actuation. Especially in the low-temperature process which becomes in use from now on, since the out-diffusion of oxygen stops being able to happen easily, it is thought that the problem of the precipitation-of-oxygen reason defect near the front face becomes remarkable.

[0012] In order to manufacture the high quality silicon single crystal substrate corresponding to the low-temperature process which becomes in use from now on from having stated above especially, it is necessary to secure the oxygen sludge more than a fixed consistency in the interior, and to lessen the crystal defect near the front face.

[0013] As an approach of strengthening the gettering capacity by which the conventional proposal is made, by JP,58-197716,A, it is adding carbon three or more  $1 - 5 \times 10^{16}$  atoms/cm, and the method of promoting precipitation of oxygen is proposed, for example. However, by this approach, the oxygen sludge consistency of a substrate is securable, although the gettering property is good, there is a possibility that an oxygen sludge may be generated near the substrate surface pole, and there is concern which cannot be used as a substrate of a high

accumulation MOS device.

[0014]

[Problem(s) to be Solved by the Invention] This invention is the silicon single crystal substrate obtained from the silicon single crystal raised by the CZ process on the crystal training conditions that \*\*\*\*\* and productivity do not spoil difficulty practically, either, and aims at extinguishing a crystal defect in a device process, and having a silicon single crystal substrate and a still more moderate gettering property after a device process which are good, and offering the silicon single crystal substrate with few defects and its manufacture approach near the front face.

[0015]

[Means for Solving the Problem] We searched the direction of the crystal defect reduction by impurity addition from a viewpoint of controlling a crystal defect, without if possible giving constraint to crystal training conditions. It thought that it was difficult in that case to attain target quality only by nitrogen addition, and as a result of looking for nitrogen and the element which is effective in reducing COP similarly, it found out that carbon was equivalent to it. Furthermore, a header and this invention were completed for a void field being extinguished effectively and a crystal manufacture yield being able to improve further by adding both to coincidence.

[0016] Namely, this invention (1) It is the silicon single crystal substrate cut down from the silicon single crystal manufactured by the Czochralski method. The nitrogen concentration in this substrate by three or less three or more  $1 \times 10^{13}$  atoms/cm $1 \times 10^{16}$  atoms/cm And carbon concentration is three or less three or more  $5 \times 10^{16}$  atoms/cm $1 \times 10^{18}$  atoms/cm. Furthermore, the silicon single crystal substrate which crosses throughout the substrate thickness of this substrate and is characterized by a crystal defect 0.1 micrometers or more being three or less [ 105 //cm ] in diameter conversion, (2) It is said silicon single crystal substrate which carried out device heat treatment, and the defect density of the substrate thickness core after device heat treatment is three or more [ 109 //cm ]. And the silicon single crystal substrate given in (1) the given defect density in a field shallower than 5 micrometers is three or less [  $5 \times 10^4$  //cm ] from a substrate front face, (3) (1) whose oxygen density in the substrate thickness core of said silicon single crystal substrate is three or less three or more  $1 \times 10^{17}$  atoms/cm $6 \times 10^{17}$  atoms/cm, or a silicon single crystal substrate given in (2), (4) Nitrogen Three or less three or more  $1 \times 10^{16}$  atoms/cm $1.5 \times 10^{19}$  atoms/cm, And the silicon melt which contains carbon three or less three or more  $5 \times 10^{17}$  atoms/cm $1 \times 10^{19}$  atoms/cm is used. The silicon single crystal ingot raised by the Czochralski method The manufacture approach of the silicon semi-conductor substrate characterized by slicing and grinding and considering as a silicon single crystal substrate, (5) The training conditions of said silicon single crystal ingot a crystal-pulling rate V (mm/min), When the average temperature gradient of the crystal growth shaft orientations to melting point -1300 degree C is set to G (degree C/mm), they are the conditions with which are satisfied of  $V/G(\text{mm}^2/\text{degree-C and min}) \geq 0.2$ . It is the manufacture approach of a silicon semi-conductor substrate given in (4).

[0017]

[Embodiment of the Invention] When COP is exposed to a substrate front face, the device formed on it starts a malfunction. For example, when an oxide-film proof-pressure property is considered, as a result of taking into consideration an oxide-film growth process and COP size, it is expected from a front face that COP which exists in a field shallower than a depth of 1 micrometer affects a device property. If the probability for COP which exists in a shallow field from a front face in the device of 2 to cause a device malfunction from a depth of 1 micrometer is calculated, when a COP consistency will exceed 105 3 [ / ] cm over the depth whole region of a substrate 20mm of electrode surface products generally used, a percent defective exceeds 10%. Since the percent defective which is the acceptance criteria of a common substrate is about 10%, in order to meet these criteria, it is necessary to make a COP consistency or less [ 105 //cm ] into three over the depth whole region of a substrate. In addition, it is evaluating a thing 0.1 micrometers or more by diameter conversion as a COP consistency, since, as for less than 0.1-micrometer COP, it turns out that an oxide-film proof-pressure property's is not

affected, and the oxide-film pressure property of the substrate be evaluated.

[0018] If nitrogen is added, the condensation behavior of an atomic hole will change and it will be hard coming to condense an atomic hole on the training conditions (namely,  $V/G(\text{mm}^2/\text{degree-C and min}) \geq 0.2$ ) into which an atomic hole is introduced. This is considered for checking that an atomic hole clings to COP in order that the nitrogen which exists in a crystal may change COP surface energy. Consequently, the reaction rate COP incorporates a surrounding atomic hole and grows up to be becomes slow, as a result, the COP number decreases and it is thought that each size also becomes small. Although it falls, a COP consistency is one side, and if it increases nitrogen concentration too much and becomes close to the solid-solution limit of nitrogen, some nitrogen will condense it with melt in silicon melt, and it will serve as minute particle, so that nitrogen concentration is made high. If such particle drifts and attaches the inside of melt for the solid-liquid interface of a silicon single crystal and melt, polycrystal-ization will take place from there and single crystal growth will become impossible. Therefore, it is more desirable to stop an addition if possible.

[0019] Moreover, apart from nitrogen, it is also possible for adding only carbon to reduce a COP consistency and size. It is thought that carbon also has the same effectiveness as nitrogen. However, if carbon also becomes close to a solid-solution limit, polycrystal-ization will become easy to take place like nitrogen.

[0020] the addition of the above thing to an element -- if possible -- few -- carrying out -- in addition -- and it is desirable practically to make a COP consistency or less [  $105 // \text{cm}$  ] into three. As a result of searching for the approach of reducing COP, in consideration of this, it found out that it was effective to add nitrogen and carbon to coincidence. The COP consistency is falling [ the direction which added carbon to coincidence also by the same nitrogen concentration compared with nitrogen independent addition ]. Similarly, the COP consistency is falling from the crystal which added independently the carbon of the concentration with the same crystal which added nitrogen and carbon to coincidence. The addition of the nitrogen and carbon required from this in order to lessen a COP consistency when nitrogen and carbon are added to coincidence was understood that it is possible to make it fewer than the case where each is added independently. That is, since it is possible to lessen the addition of each element compared with a solid-solution limit, it is possible to lessen the probability of polycrystal-izing and to raise productivity. It is an effective approach also in respect of raising not only the superposition of the mere COP reduction effectiveness but the crystal yield to carry out simultaneous adding of nitrogen and the carbon from the above thing.

[0021] In order to make a COP consistency or less [  $105 // \text{cm}$  ] into three, it is required to add nitrogen three or more  $5 \times 10^{13}$  atoms/cm more preferably three or more  $1 \times 10^{13}$  atoms/cm, and to add carbon three or more  $7 \times 10^{16}$  atoms/cm more preferably three or more  $5 \times 10^{16}$  atoms/cm. Although  $1 \times 10^{18}$  atoms/cm<sup>3</sup> is exceeded and it is necessary to add carbon in order to make a COP consistency or less [  $105 // \text{cm}$  ] into three when nitrogen is less than three  $1 \times 10^{13}$  atoms/cm, since it becomes close to a solid-solution limit, polycrystal-ization takes place, and the yield falls remarkably. Moreover, although  $1 \times 10^{16}$  atoms/cm<sup>3</sup> is exceeded and it is necessary to add nitrogen in order to make a COP consistency or less [  $105 // \text{cm}$  ] into three when carbon concentration is less than three  $5 \times 10^{16}$  atoms/cm, since it becomes close to a solid-solution limit, polycrystal-ization takes place, and the yield falls remarkably. The nitrogen concentration upper limit in the case of nitrogen and carbon simultaneous adding is  $1 \times 10^{16}$  atoms/cm<sup>3</sup>, and a carbon concentration upper limit is  $1 \times 10^{18}$  atoms/cm<sup>3</sup>. If it adds more than this, since it becomes close to each solid-solution limit, polycrystal-ization will take place, and the yield will fall remarkably.

[0022] In addition, it is as when nitrogen is added more than a certain concentration. It sets into the crystal which added carbon to nitrogen although it was already known that the oxygen sludge of grown will be generated, and is as. Generating of a grown oxygen sludge was not seen. A cause is as when simultaneous adding of nitrogen and the carbon is carried out compared with the case of nitrogen independent addition, although it was not certain. Since the number of grown deposit nucleus sites increases, it is each as. It thinks because the size of a grown sludge became very small.

[0023] When device process treatment is performed to such a silicon single crystal substrate, there are many internal sludge consistencies compared with the crystal which does not perform nitrogen and carbon addition. This is considered because nitrogen or carbon is the generating nucleus of an oxygen sludge. Generally, if there is a 109 more than  $[10^9 \text{ /cm}^3]$  oxygen sludge consistency, it is known experientially that the gettering of the impurity metals, such as iron and nickel, can be carried out enough. Since the oxygen sludge consistency after a device process becomes three or more  $[10^9 \text{ //cm}^3]$  when simultaneous adding of nitrogen and the carbon is carried out, nitrogen is three or more  $1 \times 10^{13}$  atoms/cm and carbon is three or more  $5 \times 10^{16}$  atoms/cm, sufficient gettering property can be acquired.

[0024] On the other hand, the operation by which the above deposits are promoted depending on device process heat treatment conditions serves as an opposite effect, and an oxygen sludge may be generated near the substrate front face. Old 64MB In the device process to DRAM, since elevated-temperature heat treatment of 1100 degrees C or more was included in the process, the oxygen near a substrate front face carries out out-diffusion, and the oxygen sludge near the front face is easy to disappear in a process. However, in the DRAM process after 128MB, it is said that the heat treatment temperature of a device process becomes in the direction low-temperature-ized on the whole (even a maximum temperature 1100 degrees C or less). That is, since the out-diffusion of oxygen will not fully happen, oxygen remains near a front face, consequently an oxygen sludge becomes easy to be made near the front face. When the out-diffusion profile of the oxygen by the low-temperature process was seen, when a maximum temperature received heat treatment for 40 minutes at 1000 degrees C, in the shallow field from a substrate front face to 2 micrometers, it had become below one half of the oxygen density based on substrate thickness, for example. Therefore, most precipitation of oxygen cannot be set and found in this field. 2-5 micrometers has become to it more than one half of the oxygen density based on substrate thickness, and it is the field where an oxygen sludge can grow. For example, since breadth of pn junction is set to about 5 micrometers in the depth direction when a pn junction leak property is considered, it is expected that the oxygen sludge which exists in the depth from a front face to 5 micrometers has a bad influence on a pn junction leak property. If defect density which is a general electrode surface product and from which a pn junction leak property percent defective becomes 10% is computed 20mm supposing 2, in the depth to 5 micrometers,  $5 \times 10^4$  pieces /will be set to 3 from a front face cm. Therefore, it is desirable to make defect density of a field shallower than 5 micrometers or less  $[5 \times 10^4 \text{ //cm}^2]$  into three from a wafer front face.

[0025] A silicon single crystal substrate whose gettering property a pn junction leak property is good also after a low-temperature process, and is good and which was further excellent in quality is made by making defect density of a field shallower than 5 micrometers or less  $[5 \times 10^4 \text{ //cm}^2]$  into three from a wafer front face after a device process, and making defect density based on thickness or more  $[10^9 \text{ //cm}^3]$  into three from the above thing. In addition to COP consistency reduction, especially the silicon single crystal substrate used in the low-temperature device process which may be applied with a future device thinks that addition of such quality is effective.

[0026] Although it is based also on device process conditions in order to realize the substrate obtained from the silicon single crystal which carried out simultaneous adding of nitrogen with which COP becomes three or less  $[10^5 \text{ //cm}^3]$ , and the carbon, it is desirable to make the oxygen density in a substrate into three or less  $4 \times 10^{17}$  atoms/cm more preferably three or less  $6 \times 10^{17}$  atoms/cm. In the range of this concentration, when 1000 degrees C and process heat treatment for 40 minutes are performed, in the depth of 5 micrometers of front faces, an oxygen density is three or less  $4 \times 10^{17}$  atoms/cm, and nitrogen concentration becomes below one half of a substrate thickness core. In such a field, it is already checked experimentally that precipitation of oxygen will not happen. In the crystal which adds neither nitrogen nor carbon, if an oxygen density is lowered, a precipitation-of-oxygen consistency will fall. On the other hand, as the crystal which carried out simultaneous adding of nitrogen and the carbon, since an oxygen density is decided by nitrogen concentration and carbon concentration almost uniquely, even if it lowers an oxygen density, the sludge consistency based on substrate thickness does not change.

However, since the precipitation of oxygen itself will not happen if there is no oxygen density of  $1 \times 10^{17}$  atoms/cm<sup>3</sup> [three or more], more than this concentration is indispensable.

[0027] Next, the manufacture approach of the silicon single crystal substrate mentioned above is explained below.

[0028] In order to raise the silicon single crystal which contains nitrogen  $1 \times 10^{13}$  atoms/cm<sup>3</sup>– $1 \times 10^{16}$  atoms/cm<sup>3</sup>, it is necessary to add the nitrogen of  $1 \times 10^{16}$  atoms/cm<sup>3</sup> –  $1.5 \times 10^{19}$  atoms/cm<sup>3</sup> in silicon melt from the relation of a segregation. In this case, since it becomes close to a solid–solution limit when  $1.5 \times 10^{19}$  atoms/cm<sup>3</sup> is exceeded and it is added, polycrystallization becomes easy to take place and it is unsuitable to practical use.

[0029] In order to raise the silicon single crystal which contains carbon  $5 \times 10^{16}$  atoms/cm<sup>3</sup>– $1 \times 10^{18}$  atoms/cm<sup>3</sup>, it is necessary to add three or more  $5 \times 10^{17}$  atoms/cm<sup>3</sup> carbon in silicon melt from the relation of a segregation. On the other hand, since it becomes close to a solid–solution limit when carbon exceeds  $1 \times 10^{19}$  atoms/cm<sup>3</sup> and is added in silicon melt, polycrystallization becomes easy to take place and it is unsuitable to practical use.

[0030] About the training conditions of the silicon single crystal which carried out simultaneous adding of nitrogen and the carbon,  $V/G$  (mm<sup>2</sup>/degree C and min) should just be 0.2 or more. In the crystal which adds neither nitrogen nor carbon, the atomic hole where  $V/G$  (mm<sup>2</sup>/degree C and min) is superfluous on 0.2 or more conditions is introduced from a solid–liquid interface, and a void defect, i.e., COP, is formed. However, although a superfluous atomic hole is introduced from a solid–liquid interface when nitrogen and carbon are added to coincidence, they are not set to COP which has a bad influence on an oxide–film proof–pressure property in order not to cause condensation. If it becomes large, since  $V$  becomes large so much, productivity of  $V/G$  will improve. Although especially the upper limit of  $V/G$  is not specified, 0.35 becomes a de facto upper limit from current furnace structure. Since a superfluous interstitial atom is introduced from a solid–liquid interface when  $V/G$  is less than 0.2, they condense and an interstitial atom mold dislocation loop is formed. This dislocation loop is unsuitable as a substrate in order to degrade a pn junction leak property. Although it turns out that a dislocation loop decreases compared with a crystal without addition when nitrogen and carbon are added, it may remain somewhat. Moreover, since the raising rate  $V$  becomes low, productivity falls, and it is not desirable practically.

[0031] This invention is not restricted by the publication of these examples although the example of this invention is given and explained below.

[0032]

[Example] (Example 1) The silicon single crystal manufacturing installation used for this example will not be especially restricted, if used for the silicon single crystal manufacture by the usual CZ process. The silicon single crystals raised using this equipment are a conduction type:p mold (boron addition), diameter:of crystal 8 inch (200mm), and resistivity:8.5–10.5–ohmcm. Nitrogen addition was performed by throwing in a silicon wafer with a nitride in silicon melt. The nitrogen concentration in silicon melt was computed from the nitrogen total amount of the thrown–in silicon wafer with a nitride, and the amount of silicon melt. Carbon addition was performed by throwing in carbon powder in silicon melt. The carbon concentration in melt was computed from the total amount of the thrown–in carbon, and the amount of silicon melt. In order to change  $V/G$  when considering as the raising rate  $V$  (mm/min) and the average temperature gradient  $G$  of the crystal growth shaft orientations to melting point –1300 degree C (degree C/mm), the silicon single crystal was raised on two or more crystal training conditions of having changed the internal structure of the rate of crystal growth or a silicon single crystal manufacturing installation. The oxygen density was adjusted by controlling the parameter of a crucible rotational frequency and others.

[0033] The silicon single crystal substrate was cut down from this crystal, and the following evaluations were performed. Nitrogen concentration extracted the sample from this silicon single crystal substrate, and measured it using secondary–ion–mass–spectroscopy equipment (SIMS). An oxygen density and carbon concentration were measured using infrared absorption. As a conversion factor, the oxygen density conversion factor by Japan Electronic Industry Development Association was used. In order to measure defect density, it was washed by H<sub>2</sub>O,



H2O2, and SC-1 penetrant remover that considers NH4OH as a preservative, and COP 0.1 micrometers or more was measured with the surface contamination plan by diameter conversion. The volume density of COP was calculated from the number of the increments in COP when performing repeat washing of SC-1, and the amount of etching of the silicon single crystal substrate in one SC-1 washing. In addition, the defect density for which carried out in this way and it asked is as although it is a thing on the front face of a substrate. Since the defect is distributed in the depth direction at homogeneity in the case of a grown substrate, the defect density for which it asked by the above-mentioned approach is considered to be equivalent to the central value covering the substrate thickness whole region.

[0034] In order to evaluate an oxide-film proof-pressure property, the MOS capacitor which stacked 25nm gate oxide on the substrate in 1000 degrees C and desiccation oxygen, and stacked the boron dope polish recon electrode of 2 the thickness of 500nm and an area of 20mm on it was created. Electric field were impressed to the above-mentioned MOS capacitor, and the average electric field concerning gate oxide in case judgment currents are 0.1 A/cm2 made the rate of the number of an MOS capacitor which shows 11 or more MV/cm the rate of success.

[0035] Moreover, in order to evaluate a pn junction leak property, pn junction diode was created on condition that the following. First, after performing protection oxidation for the silicon single crystal substrate in 1000 degrees C and a desiccation oxygen ambient atmosphere and carrying out the 5x10<sup>15</sup>-/cm<sup>2</sup> ion implantation of Lynn, DORAIBUANIRU was performed by 1000 degrees C and the nitrogen-gas-atmosphere mind for 30 minutes. As isolation, in the form surrounding a component, the guard ring electrode has been arranged and pn junction diode was created. Component area is 2 20mm and created the 547-point component in the field of a 8 inch (200mm) substrate. As evaluation conditions, the reverse bias electrical potential difference was impressed 30V at the room temperature, and the current which flows then made the ratio of the component which was 1 or less pA the rate of success. An evaluation result is shown in Table 1 also including the example of a comparison.

[0036]

[Table 1]

	シリコン融液中		シリコンウエハ中			as grownウエハ		
	炭素濃度 [atoms/cm <sup>3</sup> ]	V/G [mm <sup>2</sup> /Cmin]	窒素濃度 [atoms/cm <sup>3</sup> ]	炭素濃度 [atoms/cm <sup>3</sup> ]		欠陥密度 [個/cm <sup>2</sup> ]	酸化膜耐圧 [合格率%]	pn接合リーク [合格率%]
実施例	5.00E+17	0.1	1.00E+13	5.00E+16	8.00E+17	<1e4	98	90
実施例	7.00E+17	0.1	5.00E+13	7.00E+16	8.00E+17	<1e4	96	90
比較例	0	0.2	0	0	8.00E+17	7.40E+06	20	100
比較例	7.00E+17	0.2	0	7.00E+16	8.00E+17	2.80E+05	62	100
比較例	0	0.2	5.00E+13	0	8.00E+17	1.30E+05	55	100
比較例	1.00E+17	0.2	1.00E+12	1.00E+16	8.00E+17	4.10E+05	42	100
比較例	5.00E+17	0.2	1.00E+12	5.00E+16	8.00E+17	4.20E+05	35	100
比較例	7.00E+17	0.2	1.00E+12	7.00E+16	8.00E+17	2.30E+05	74	100
比較例	1.00E+17	0.2	1.00E+13	1.00E+16	4.00E+17	6.50E+05	67	100
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	4.00E+17	3.50E+04	96	100
実施例	7.00E+17	0.2	1.00E+13	7.00E+16	4.00E+17	<1e4	99	100
比較例	1.00E+17	0.2	1.00E+13	1.00E+16	8.00E+17	2.30E+05	75	100
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	8.00E+17	4.80E+04	93	100
実施例	7.00E+17	0.2	1.00E+13	7.00E+16	8.00E+17	<1e4	100	100
比較例	1.00E+17	0.2	5.00E+13	1.00E+16	8.00E+17	8.40E+05	82	100
実施例	5.00E+17	0.2	5.00E+13	5.00E+16	8.00E+17	<1e4	94	100
実施例	7.00E+17	0.2	5.00E+13	7.00E+16	8.00E+17	<1e4	98	100
実施例	5.00E+17	0.3	1.00E+13	5.00E+16	8.00E+17	1.30E+04	95	100
実施例	7.00E+17	0.3	5.00E+13	7.00E+16	8.00E+17	<1e4	100	100

[0037] "1e4" is "1E+04" here.



[0038] Defect density became [ nitrogen concentration / three or more  $5 \times 10^{13}$  atoms/cm and carbon concentration ] three or less [  $10^5$  //cm ], and the three or more  $5 \times 10^{16}$  atoms/cm thing had the rate of success of oxide-film pressure-proofing as good as 90% or more. For three or more  $5 \times 10^{13}$  atoms/cm or carbon concentration, three or more  $1 \times 10^{13}$  atoms/cm and carbon concentration was [ nitrogen concentration / nitrogen concentration ] three or less [ whose defect density is a measurement lower limit /  $10^4$  //cm ] further three or more  $5 \times 10^{16}$  atoms/cm, and especially the thing that is three or more  $7 \times 10^{16}$  atoms/cm had very good quality. Nitrogen concentration became less than 90%, and less than three  $1 \times 10^{13}$  atoms/cm or carbon concentration of defect density was [ concentration / the less than three  $5 \times 10^{16}$  atoms/cm thing ] inferior also in the rate of success of a 105-piece [ /cm ] 3 super-next door and oxide-film pressure-proofing compared with the example. In addition, the difference of the defect density by the difference in an oxygen density and the difference of an oxide-film proof-pressure property were not seen. As for the thing of 0.1, V/G (mm<sup>2</sup>/degree C and min) was three or less [  $10^5$  //cm ], and the rate of oxide-film proof-pressure success was also 90% or more, and it was [ the defective number of the rate of success of pn junction leak ] 90%. Since the dislocation loop remained, it is considered that pn junction leak was somewhat inferior compared with the thing of  $V/G \geq 0.2$ .

[0039] (Example 2) Raising of a silicon single crystal and the addition method of nitrogen and carbon are the same as that of an example 1.

[0040] Heat treatment equivalent to a low-temperature device process as shown in the silicon single crystal substrate cut down and created from this crystal in Table 2 was performed.

[0041]

[Table 2]

1段目.850℃×40min(wetO<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→850	850	850→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:18	0:40	1:00	****
雰囲気	N <sub>2</sub> +3%O <sub>2</sub>	N <sub>2</sub> +3% O <sub>2</sub>	wet O <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

2段目.750℃×180min(N<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→750	750	750→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:06	3:00	0:20	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

3段目.1000℃×40min(dryO<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→1000	1000	1000→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:37	0:40	2:00	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	O <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

4段目.550℃×6hr(N<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	400	400→550	550	550→400	400
レート(℃/分)	****	8	****	1	****
時間	****	0:18	6:00	2:30	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

5段目.800℃×120min(N<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→800	800	800→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:12	2:00	0:40	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

[0042] Next, surface discontinuity was measured using the Mitsui Mining & Smelting LSTD scanner (MO-6). As sensibility, conditioning was carried out so that a defect 50nm or more could be detected. The wavelength of the laser for defective detection enabled it to measure the crystal defect from a front face to a depth of 5 micrometers using about 700nm thing. Moreover, OPP (Optical Precipitate Profiler) of Bio-Rad was used for the oxygen sludge based on substrate thickness. The Measuring condition set the focus of the 2 flux of lights of laser as the location which went into the interior of a substrate 375 micrometers from the mirror side side front face of a substrate, and scanned the substrate in parallel to the mirror side. The defect from which the signal strength then obtained by carrying out signal processing of the phase contrast of the 2 flux of light electrically becomes more than 2.0V was counted. Defect density was computed after removing a ghost signal from the obtained size distribution.

[0043] The pn junction leak measurement after low-temperature device process heat treatment is the same as that of an example 1.

[0044] Moreover, in order to evaluate the gettering behavior after low-temperature device process heat treatment, nickel was applied to the wafer front face two times 1014 atoms/cm with the spin coat method, and the MOS diode was mounted. The conditions of gate oxidation are 1000 degrees C, 30 minutes, and dryO<sub>2</sub>, and oxide-film thickness could be 300nm. Then, generating life time measurement by the MOS-C-t method was performed. An evaluation result is shown in Table 3 also including the example of a comparison.

[0045]

[Table 3]

	シリコン基板中		as grown時		デバイスプロセス後					
	炭素濃度 [atoms/cm <sup>3</sup> ]	V/G [mm <sup>2</sup> /Cmin]	窒素濃度 [atoms/cm <sup>3</sup> ]	炭素濃度 [atoms/cm <sup>3</sup> ]	酸素濃度 [atoms/cm <sup>3</sup> ]	欠陥密度 [個/cm <sup>3</sup> ]	表面欠陥 [個/cm <sup>2</sup> ]	内部欠陥 [個/cm <sup>3</sup> ]	pn接合リーク [合格率%]	ライフタイム [msec]
比較例	0	0.2	0	0	6.00E+17	5.90E+06	7.60E+06	1.30E+06	53	5
比較例	5.00E+17	0.2	0	5.00E+16	6.00E+17	4.50E+05	3.60E+05	2.30E+09	35	23
比較例	0	0.2	1.00E+13	0	6.00E+17	8.70E+05	5.40E+05	5.40E+09	46	26
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	1.00E+18	2.40E+04	8.90E+04	7.49E+09	74	25
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	8.00E+17	3.60E+04	6.80E+04	8.60E+09	82	28
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	6.00E+17	2.70E+04	2.50E+04	4.80E+09	94	24
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	4.00E+17	1.60E+04	<1e4	9.40E+09	98	30

[0046] For less than three  $1 \times 10^{13}$  atoms/cm or carbon concentration, a less than three  $5 \times 10^{16}$  atoms/cm thing is [ nitrogen concentration ] as. In order to remain as it is and to degrade a pn junction leak property even after the defect seen by grown heat-treating, the rate of success was 90% or less. It is as when nitrogen concentration is [ three or more  $1 \times 10^{13}$  atoms/cm and carbon concentration ] three or more  $5 \times 10^{16}$  atoms/cm. Although the defect was three or less [  $4 \times 10^4$  //cm ] in the state of grown, after heat treatment, oxygen density  $6 \times 10^{17}$  atoms/cm<sup>3</sup> is exceeded, and surface discontinuity was inferior in the  $5 \times 10^4$ -piece [/cm ] 3 super-next door and the pn junction leak property a little compared with the three or less oxygen density  $6 \times 10^{17}$  atoms/cm thing. The thing of  $4 \times 10^{17}$  atoms/cm<sup>3</sup> was three or less [ whose surface discontinuity after heat treatment an oxygen density is a measurement lower limit /  $10^4$  //cm ], and its pn junction leak property was very good. In addition, as for each example, the sludge consistency after heat treatment excelled [ life time ] in 20 or more msec and a gettering property three or more [  $10^9$  //cm ].

[0047]

[Effect of the Invention] The silicon single crystal substrate of this invention is excellent in device properties, such as an oxide film proof-pressure property, and there is little surface discontinuity after a device process, and the precipitation of oxygen inside a substrate is excellent in the gettering capacity of cause heavy metal enough. It is the optimal silicon single crystal substrate for manufacturing the wafer for MOS devices of which the high dependability of a high degree of integration is required from the above thing. Moreover, since the manufacture approach of the silicon single crystal substrate of this invention is excellent in productivity while a crystal yield is improved, low-cost-izing is possible for it.

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-274166

(P2001-274166A)

(43) 公開日 平成13年10月5日 (2001. 10. 5)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト* (参考)
H 0 1 L 21/322		H 0 1 L 21/322	Y 4 G 0 7 7
C 3 0 B 29/06		C 3 0 B 29/06	C 5 F 0 5 3
	5 0 2		5 0 2 H
H 0 1 L 21/208		H 0 1 L 21/208	P

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願2000-87667 (P2000-87667)

(22) 出願日 平成12年3月27日 (2000. 3. 27)

(71) 出願人 000111096

ワッカー・エヌエスシーイー株式会社

東京都中央区八丁堀三丁目11番12号

(72) 発明者 中居 克彦

千葉県富津市新富20-1 新日本製鐵株式  
会社技術開発本部内

(72) 発明者 立川 昭義

千葉県富津市新富20-1 新日本製鐵株式  
会社技術開発本部内

(74) 代理人 100072349

弁理士 八田 幹雄

最終頁に続く

(54) 【発明の名称】 シリコン単結晶基板及びその製造方法

(57) 【要約】

【課題】 本発明は、実用上困難を伴わず、生産性も損なわないような結晶育成条件にてCZ法により育成したシリコン単結晶から得たシリコン単結晶基板であって、デバイスプロセスで結晶欠陥を消滅させ、耐圧良好であるようなシリコン単結晶基板、更にデバイスプロセス後に適度なゲッターリング特性を有しかつ表面近傍の欠陥が少ないシリコン単結晶基板及びその製造方法を提供することを目的とする。

【解決手段】 チョクラルスキー法により製造されたシリコン単結晶から切り出したシリコン単結晶基板であって、該基板中の窒素濃度が $1 \times 10^{13} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下で、かつ、炭素濃度が $5 \times 10^{15} \text{ atoms/cm}^3$ 以上 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下であり、さらに、該基板の基板厚み全域にわたって、直径換算で $0.1 \mu\text{m}$ 以上の結晶欠陥が $10^3 \text{ 個/cm}^3$ 以下であることを特徴とするシリコン単結晶基板及びその製造方法である。

## 【特許請求の範囲】

【請求項1】 チョクラスキー法により製造されたシリコン単結晶から切り出したシリコン単結晶基板であって、該基板中の窒素濃度が $1 \times 10^{13} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下で、かつ、炭素濃度が $5 \times 10^{16} \text{ atoms/cm}^3$ 以上 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下であり、さらに、該基板の基板厚み全域にわたって、直径換算で $0.1 \mu\text{m}$ 以上の結晶欠陥が $10^5$ 個/ $\text{cm}^3$ 以下であることを特徴とするシリコン単結晶基板。

【請求項2】 デバイス熱処理した前記シリコン単結晶基板であって、デバイス熱処理後の基板厚み中心部の欠陥密度が $10^5$ 個/ $\text{cm}^3$ 以上であり、かつ、基板表面から $5 \mu\text{m}$ より浅い領域での欠陥密度が $5 \times 10^4$ 個/ $\text{cm}^3$ 以下である請求項1記載のシリコン単結晶基板。

【請求項3】 前記シリコン単結晶基板の基板厚み中心における酸素濃度が $1 \times 10^{17} \text{ atoms/cm}^3$ 以上 $6 \times 10^{17} \text{ atoms/cm}^3$ 以下である請求項1又は2に記載のシリコン単結晶基板。

【請求項4】 窒素を $1 \times 10^{13} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{13} \text{ atoms/cm}^3$ 以下、かつ炭素を $5 \times 10^{17} \text{ atoms/cm}^3$ 以上 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下含有するシリコン融液を用いて、チョコラスキー法により育成されたシリコン単結晶インゴットを、スライス、研磨してシリコン単結晶基板とすることを特徴とするシリコン半導体基板の製造方法。

【請求項5】 前記シリコン単結晶インゴットの育成条件が、単結晶引上速度を $V (\text{mm/min})$ 、融点 $\sim 1300^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配を $G (^\circ\text{C/mm})$ とした時、 $V/G (\text{mm}^2/^\circ\text{C} \cdot \text{min}) \geq 0.2$ を満足する条件である請求項4記載のシリコン半導体基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、シリコン単結晶基板及びその製造方法に関し、特に、基板の結晶面欠陥が少なく、酸化膜耐圧特性に優れたシリコン単結晶基板及びその製造方法に関するものである。

## 【0002】

【従来の技術】高集積MOSデバイスの基板として用いられるチョコラスキー(CZ)法により製造されるシリコン単結晶基板には、酸化膜耐圧特性・pn接合リーク特性・ゲッタリング特性などのデバイス特性に悪影響を与えないような高品質な結晶性が求められている。

【0003】近年、結晶育成直後のシリコン単結晶中に、酸化膜耐圧特性のうちの初期絶縁破壊(TZDB)特性を劣化させる結晶欠陥が存在することが明らかとなってきた。それらの結晶欠陥は、選択エッチング法、アンモニア系の基板洗浄、あるいは赤外散乱・赤外干渉を用いた結晶欠陥評価法で検出されるものであり、総じて

grown-in欠陥と呼ばれる。これらの欠陥の実体は、いずれも八面体ボイド欠陥であり、特にアンモニア系のウェハ洗浄後に八面体ボイド欠陥が表面にエッチビットとして顕在化したものは、COP(Crystal Originated Particle)と呼ばれている(J. Ryuta, E. Morita, T. Tanaka and Y. Shimanuki, Jpn. J. Appl. Phys. 29, L1947 (1990))。これらは、固液界面から導入される原子空孔(vacancy)が凝集して出来た空洞(ボイド)であることが知られている。Voronkovモデルによると、 $V/G$ がある値( $\gamma_{crit}$ )以上になると、固液界面から平衡濃度以上の原子空孔が導入されるため、それらが結晶育成中のある温度域で凝集してCOPになるとされている。

【0004】これとは逆に、 $V/G$ が $\gamma_{crit}$ 以下になった場合、固液界面から導入された格子間原子(interstitial)が凝集して、 $50 \mu\text{m}$ 程度のサイズの格子間原子型転位ループが形成される。この転位ループは、酸化膜耐圧特性に悪影響は与えないものの、pn接合リーク特性を劣化させることが知られている。

【0005】以上述べてきたことから、高品質シリコン単結晶基板を製造するためには、デバイス特性に影響を与えるような基板表面近傍のCOPおよび転位ループをなるべく低減する必要がある。

【0006】従来提案されているCOP低減方法として、(A) 結晶育成条件を制御する方法、(B) 電気特性に無害な不純物を添加する方法、が提案されている。

【0007】(A)の方法としては、例えば、特開平2-267195号公報が挙げられる。これは、 $V/G$ を下げて $\gamma_{crit}$ 以下にして、原子空孔の導入を抑制するものである。しかし、この方法では格子間原子が導入されるため、転位ループが発生してしまい、基板の品質の面で好ましくない。また、特開平7-257991号公報では、 $V/G$ を $\gamma_{crit}$ 付近に精密に調整して結晶育成することにより、COPも転位ループも発生しない方法が提案されている。しかし、実際の結晶製造への適応を考えると、この方法では、 $V/G$ の微妙な変動によって、COPあるいは転位ループが発生してしまうため、制御が困難で実用性に乏しい。

【0008】(B)の方法としては、窒素を欠陥制御用の不純物として用いた場合であり、例えば、特開平11-349393号公報がある。これは、窒素添加した結晶を急冷することで、COPサイズを $70 \text{ nm}$ 以下にするという方法である。この方法は、6インチ( $150 \text{ mm}$ )結晶の適応例のみ示されているが、今後の結晶の大口径化(8インチ( $200 \text{ mm}$ ))、12インチ( $300 \text{ mm}$ )など)によって結晶が大きくなると、この方法で述べているような結晶の急冷は困難となるため、実用的

ではない。また、特開平11-349394号公報は、 $V/G$ を下げて、格子間原子導入領域を使った場合、窒素添加した結晶では、格子間原子は凝集して、転位ループにならないため、COPも転位ループもない基板が製造可能であるとしている。しかし、条件によっては、窒素添加結晶の格子間原子が凝集して、転位ループになる場合もある。更に $V/G$ を下げるということは、事実上結晶育成速度 $V$ を下げることに他ならず、生産性の低下につながるため、実用的ではない。また、特開2000-7498号公報、特開2000-7486号公報には、

窒素添加を行い、 $V/G$ を $\gamma_{crit}$ 付近に精密に調整して結晶育成することにより、COPも転位ループも発生しない方法が提案されている。しかし、実際の結晶製造への適応を考えると、この方法では、 $V/G$ の微妙な変動によって、COPあるいは転位ループが発生してしまうため、制御が困難で実用性に乏しい。

【0009】(B)の方法で、炭素を欠陥制御用の不純物として用いた場合として、例えば、特開平11-302098号公報では、炭素を添加し、かつ引上速度を低くして、基板の一部もしくは全面を格子間原子領域にするという方法が提案されている。炭素添加された結晶では、格子間原子が凝集せず、転位ループを形成しないため、COPも転位ループも存在しないウエハが製造可能とされている。しかし、この方法では、結晶引上速度 $V$ を小さくする必要があり、生産性の低下につながるため、実用的ではない。

【0010】一方、高集積MOSデバイスの基板として用いられるCZ法により製造されるシリコン単結晶基板には、結晶製造中に混入した酸素が過飽和に存在しており、それが後のデバイスプロセス中に析出して、基板内部に酸素析出物が形成される。この酸素析出物が、ウエハ内部に十分な量存在した場合、デバイスプロセス中に混入してくる重金属はウエハ内部に吸収され、デバイス活性層である基板内部は清浄に保たれる。このような技術をイントリンシックゲッタリングと呼び、重金属汚染によるデバイス特性劣化を防止する効果があるため、シリコン単結晶基板には、デバイスプロセス中に適度の酸素析出が起こることが求められている。

【0011】しかし、デバイスプロセス中の酸素析出が過度に多い場合、デバイスプロセスによっては、その一部がウエハ表面近傍にも形成されてしまうため、析出物起因の表面欠陥が、デバイス動作に直接悪影響を与えてしまうことが懸念される。特に、今後主流となる低温プロセスでは、酸素の外方拡散が起こりにくくなるため、表面近傍の酸素析出起因欠陥の問題は顕著になると考えられる。

【0012】以上述べてきたことから、特に今後主流となる低温プロセスに対応した高品質シリコン単結晶基板を製造するためには、内部に一定密度以上の酸素析出物を確保し、かつ表面近傍の結晶欠陥を少なくする必要が

ある。

【0013】従来提案されているゲッタリング能力を強化する方法としては、例えば、特開昭58-197716号公報では、炭素を $1 \sim 5 \times 10^{16} \text{ atoms/cm}^3$ 以上添加することで、酸素析出を促進させる方法が提案されている。しかし、この方法では、基板の酸素析出物密度は確保でき、ゲッタリング特性は良好であるものの、酸素析出物が基板表面極近傍に発生する恐れがあり、高集積MOSデバイスの基板として使えない懸念がある。

【0014】

【発明が解決しようとする課題】本発明は、実用上困難を伴わず、生産性も損なわないような結晶育成条件にてCZ法により育成したシリコン単結晶から得たシリコン単結晶基板であって、デバイスプロセスで結晶欠陥を消滅させ、耐圧良好であるようなシリコン単結晶基板、更にデバイスプロセス後に適度なゲッタリング特性を有しかつ表面近傍の欠陥が少ないシリコン単結晶基板及びその製造方法を提供することを目的とする。

【0015】

【課題を解決するための手段】我々は、結晶育成条件に制約をなるべく与えずに結晶欠陥を制御するという観点から、不純物添加による結晶欠陥低減の方向を探索した。その際、窒素添加のみで目標とする品質を達成するのは困難であると考え、窒素と同様にCOPを減らす効果のある元素を探索した結果、炭素がそれに相当することを見出した。更に両者を同時に添加することで、ボイド領域を効果的に消滅させ、更に結晶製造歩留も向上できることを見出し、本発明を完成した。

【0016】すなわち、本発明は、(1) チョクラスキー法により製造されたシリコン単結晶から切り出したシリコン単結晶基板であって、該基板中の窒素濃度が $1 \times 10^{11} \text{ atoms/cm}^3$ 以上 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下で、かつ、炭素濃度が $5 \times 10^{16} \text{ atoms/cm}^3$ 以上 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下であり、さらに、該基板の基板厚み全域にわたって、直径換算で $0.1 \mu\text{m}$ 以上の結晶欠陥が $10^3$ 個/ $\text{cm}^3$ 以下であることを特徴とするシリコン単結晶基板、(2) デバイス熱処理した前記シリコン単結晶基板であって、デバイス熱処理後の基板厚み中心部の欠陥密度が $10^3$ 個/ $\text{cm}^3$ 以上であり、かつ、基板表面から $5 \mu\text{m}$ より浅い領域での欠陥密度が $5 \times 10^4$ 個/ $\text{cm}^3$ 以下である(1)記載のシリコン単結晶基板、(3) 前記シリコン単結晶基板の基板厚み中心における酸素濃度が $1 \times 10^{17} \text{ atoms/cm}^3$ 以上 $6 \times 10^{17} \text{ atoms/cm}^3$ 以下である(1)又は(2)に記載のシリコン単結晶基板、(4) 窒素を $1 \times 10^{15} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{19} \text{ atoms/cm}^3$ 以下、かつ炭素を $5 \times 10^{17} \text{ atoms/cm}^3$ 以上 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下含有するシリコン融液を用いて、チョ

クラスキー法により育成されたシリコン単結晶インゴットを、スライス、研磨してシリコン単結晶基板とすることを特徴とするシリコン半導体基板の製造方法、

(5) 前記シリコン単結晶インゴットの育成条件が、単結晶引上速度を $V$  ( $\text{mm}/\text{min}$ )、融点 $\sim 1300^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配を $G$  ( $^\circ\text{C}/\text{m}$ )とした時、 $V/G$  ( $\text{mm}^2/^\circ\text{C}\cdot\text{min}$ )  $\geq 0.2$ を満足する条件である (4) 記載のシリコン半導体基板の製造方法である。

【0017】

【発明の実施の形態】COPが基板表面に露出していた場合、その上に形成されたデバイスは動作不良を起こす。例えば、酸化膜耐圧特性を考えた場合、酸化膜成長過程とCOPサイズを考慮した結果、表面より深さ $1\mu\text{m}$ より浅い領域に存在するCOPがデバイス特性に影響を与えることが予想される。一般に用いられる電極面積 $20\text{mm}^2$ のデバイスにおいて、表面より深さ $1\mu\text{m}$ より浅い領域に存在するCOPがデバイス動作不良を引き起こす確率を計算すると、基板の深さ全域にわたってCOP密度が $10^5$ 個/ $\text{cm}^2$ を超過する場合に、不良率が10%を超える。一般的な基板の受け入れ基準である不良率は10%程度であるので、この基準を満たすためには、基板の深さ全域にわたってCOP密度を $10^5$ 個/ $\text{cm}^2$ 以下にする必要がある。なお、直径換算で $0.1\mu\text{m}$ 未満のCOPは酸化膜耐圧特性に影響を与えないことがわかっているため、COP密度として $0.1\mu\text{m}$ 以上のものを評価することで、その基板の酸化膜耐圧特性を評価できることになる。

【0018】原子空孔が導入される育成条件(すなわち $V/G$  ( $\text{mm}^2/^\circ\text{C}\cdot\text{min}$ )  $\geq 0.2$ )で、窒素を添加すると、原子空孔の凝集挙動が変化し、原子空孔が凝集しにくくなる。これは、結晶内に存在する窒素がCOP界面エネルギーを変化させるため、COPに原子空孔がとりつくの阻害するためと考えられる。その結果、COPがまわりの原子空孔を取り込んで成長する反応速度が遅くなり、結果的にCOP個数は少なくなり、かつ個々のサイズも小さくなると考えられる。窒素濃度を高くするほどCOP密度は低下するが、一方で、窒素濃度を増やしすぎて、窒素の固溶限に近くなると、シリコン融液中で窒素の一部が融液と凝集し、微小パーティクルとなる。これらのパーティクルが、融液中を漂って、シリコン単結晶と融液の固液界面にとりつくと、そこから多結晶化が起こり、単結晶育成は不可能となる。そのため、添加量はなるべく抑える方が望ましい。

【0019】また、窒素とは別に、炭素のみを添加することでもCOP密度とサイズを低下させることは可能である。炭素も窒素と同様の効果があると考えられる。しかし、炭素も固溶限に近くなると、窒素と同様に多結晶化が起こりやすくなる。

【0020】以上のことから、元素の添加量をなるべく

少なくし、なおかつCOP密度を $10^5$ 個/ $\text{cm}^2$ 以下にすることが、実用上望ましい。このことを考慮して、COPを低減する方法を探索した結果、窒素と炭素を同時に添加することが有効であることを見出した。窒素単独添加に比べると、同じ窒素濃度でも炭素を同時に添加した方がCOP密度が低下している。同様に、窒素と炭素を同時に添加した結晶は、同じ濃度の炭素を単独に添加した結晶よりCOP密度が低下している。このことから、窒素と炭素を同時に添加した場合、COP密度を少なくするために要する窒素・炭素の添加量は、それぞれを単独に添加する場合よりも少なくすることが可能であることがわかった。すなわち、それぞれの元素の添加量を固溶限に比べて少なくすることが可能であるため、多結晶化の確率を少なくし、生産性を向上させることが可能である。以上のことから、窒素と炭素を同時添加することは、単なるCOP減少効果の重ね合わせのみでなく、結晶歩留まりを上げる面でも有効な方法である。

【0021】COP密度を $10^5$ 個/ $\text{cm}^2$ 以下にするためには、窒素を $1 \times 10^{11}$  atoms/ $\text{cm}^3$ 以上、より好ましくは $5 \times 10^{11}$  atoms/ $\text{cm}^3$ 以上添加し、かつ炭素を $5 \times 10^{16}$  atoms/ $\text{cm}^3$ 以上、より好ましくは $7 \times 10^{16}$  atoms/ $\text{cm}^3$ 以上添加することが必要である。窒素が $1 \times 10^{11}$  atoms/ $\text{cm}^3$ 未満の場合は、COP密度を $10^5$ 個/ $\text{cm}^2$ 以下にするために、炭素を $1 \times 10^{18}$  atoms/ $\text{cm}^3$ を超過して添加する必要があるが、固溶限に近くなるため多結晶化が起こり、歩留まりが著しく低下する。また、炭素濃度が $5 \times 10^{16}$  atoms/ $\text{cm}^3$ 未満の場合は、COP密度を $10^5$ 個/ $\text{cm}^2$ 以下にするために、窒素を $1 \times 10^{16}$  atoms/ $\text{cm}^3$ を超過して添加する必要があるが、固溶限に近くなるため多結晶化が起こり、歩留まりが著しく低下する。窒素・炭素同時添加の場合の窒素濃度上限は $1 \times 10^{16}$  atoms/ $\text{cm}^3$ であり、炭素濃度上限は $1 \times 10^{18}$  atoms/ $\text{cm}^3$ である。これ以上添加すると、それぞれの固溶限に近くなるため多結晶化が起こり、歩留まりが著しく低下する。

【0022】なお、窒素をある濃度以上添加すると、as grownの酸素析出物が発生することが既に知られているが、窒素に炭素を添加した結晶においてはas grown酸素析出物の発生が見られなかった。原因は定かではないが、窒素単独添加の場合に比べて窒素と炭素を同時添加した場合は、as grown析出核サイトの数が増大するため、個々のas grown析出物のサイズが非常に小さくなったためと考えられる。

【0023】このようなシリコン単結晶基板にデバイスプロセス熱処理を施した場合、内部の析出物密度は、窒素及び炭素添加を行わない結晶に比べて多い。これは、窒素あるいは炭素が酸素析出物の発生核になっているためと考えられる。一般に、酸素析出物密度が $10^5$ 個/ $\text{cm}^3$ 以上あると、鉄・ニッケル等の不純物金属を十分



ゲッタリングできることが経験的に知られている。窒素と炭素を同時添加した場合、窒素が $1 \times 10^{11} \text{ atoms/cm}^3$ 以上、かつ炭素が $5 \times 10^{16} \text{ atoms/cm}^3$ 以上の場合、デバイスプロセス後の酸素析出物密度が $10^3$ 個/ $\text{cm}^3$ 以上になるため、十分なゲッタリング特性を得ることができる。

【0024】一方、デバイスプロセス熱処理条件によっては、上記のような析出が促進される作用が逆効果となり、基板表面近傍に酸素析出物を発生させる場合がある。これまでの64MB DRAMまでのデバイスプロセスでは、プロセス中に $1100^\circ\text{C}$ 以上の高温熱処理が含まれていたため、基板表面付近の酸素が外方拡散し、表面近傍の酸素析出物は、プロセス中に消滅しやすくなっていた。しかし、128MB以降のDRAMプロセスにおいては、デバイスプロセスの熱処理温度が全体的に低温化（最高温度でも $1100^\circ\text{C}$ 以下）する方向になると言われている。つまり、酸素の外方拡散が十分に起こらなくなるため、表面付近に酸素が残留し、その結果、表面近傍に酸素析出物が出来やすくなる。低温プロセスによる酸素の外方拡散プロファイルを見ると、例えば、最高温度が $1000^\circ\text{C}$ で40分間熱処理を受けた場合、基板表面から $2 \mu\text{m}$ までの浅い領域では、基板厚み中心の酸素濃度の半分以下になっていた。よって、この領域では酸素析出はほとんどおきない。それに対して、 $2 \sim 5 \mu\text{m}$ までは、基板厚み中心の酸素濃度の半分以上になっており、酸素析出物が成長し得る領域である。例えば、pn接合リーク特性を考えた場合、pn接合の広がり、深さ方向に約 $5 \mu\text{m}$ 程度とされているので、表面から $5 \mu\text{m}$ までの深さに存在する酸素析出物は、pn接合リーク特性に悪影響を与えることが予想される。一般的な電極面積である $20 \text{ mm}^2$ を想定して、pn接合リーク特性不良率が10%になるような欠陥密度を算出すると、表面から $5 \mu\text{m}$ までの深さにおいて、 $5 \times 10^4$ 個/ $\text{cm}^3$ になる。よって、ウエハ表面から $5 \mu\text{m}$ より浅い領域の欠陥密度を $5 \times 10^4$ 個/ $\text{cm}^3$ 以下にすることが望ましい。

【0025】以上のことから、デバイスプロセス後においてウエハ表面から $5 \mu\text{m}$ より浅い領域の欠陥密度を $5 \times 10^4$ 個/ $\text{cm}^3$ 以下にして、厚み中心の欠陥密度を $10^3$ 個/ $\text{cm}^3$ 以上にするにより、低温プロセス後でもpn接合リーク特性が良好であり、かつゲッタリング特性が良好であるような、更に品質の優れたシリコン単結晶基板ができる。特に、これからのデバイスで適用される可能性のある低温デバイスプロセスで使用するシリコン単結晶基板は、COP密度低減に加えて、このような品質の付加が有効であると考えられる。

【0026】COPが $10^3$ 個/ $\text{cm}^3$ 以下になるような窒素と炭素を同時添加したシリコン単結晶から得られる基板を実現するためには、デバイスプロセス条件にもよるが、基板中の酸素濃度を $6 \times 10^{17} \text{ atoms/cm}^3$

以下、より好ましくは $4 \times 10^{17} \text{ atoms/cm}^3$ 以下にすることが望ましい。この濃度の範囲において、例えば $1000^\circ\text{C}$ 、40分のプロセス熱処理を行った場合、表面 $5 \mu\text{m}$ の深さで、酸素濃度が $4 \times 10^{17} \text{ atoms/cm}^3$ 以下で、かつ窒素濃度が基板厚み中心部の半分以下になる。このような領域では、酸素析出が起こらなくなることが、実験的に既に確認されている。窒素や炭素を添加しない結晶の場合、酸素濃度を下げると酸素析出密度は低下する。これに対して、窒素と炭素を同時添加した結晶では、酸素濃度は窒素濃度と炭素濃度ではば一義的に決まるため、酸素濃度を下げても基板厚み中心の析出物密度は変化しない。ただし、酸素濃度が $1 \times 10^{17} \text{ atoms/cm}^3$ 以上ないと酸素析出自体が起こらなくなるため、最低限この濃度以上は必要である。

【0027】次に、上述してきたシリコン単結晶基板の製造方法について、以下に説明する。

【0028】窒素を $1 \times 10^{11} \text{ atoms/cm}^3 \sim 1 \times 10^{16} \text{ atoms/cm}^3$ 含むシリコン単結晶を育成するためには、偏析の関係から、シリコン融液中に $1 \times 10^{16} \text{ atoms/cm}^3 \sim 1.5 \times 10^{19} \text{ atoms/cm}^3$ の窒素を添加する必要がある。この場合、 $1.5 \times 10^{19} \text{ atoms/cm}^3$ を超過して添加された場合、固溶限に近くなるため、多結晶化が起こりやすくなり、実用には不相当である。

【0029】炭素を $5 \times 10^{16} \text{ atoms/cm}^3 \sim 1 \times 10^{19} \text{ atoms/cm}^3$ 含むシリコン単結晶を育成するためには、偏析の関係から、シリコン融液中に $5 \times 10^{17} \text{ atoms/cm}^3$ 以上の炭素を添加する必要がある。一方、シリコン融液中に炭素が $1 \times 10^{19} \text{ atoms/cm}^3$ を超過して添加された場合、固溶限に近くなるため、多結晶化が起こりやすくなり、実用には不相当である。

【0030】窒素と炭素を同時添加したシリコン単結晶の育成条件については、 $V/G (\text{mm}^2/^\circ\text{C} \cdot \text{min})$ が0.2以上であればよい。窒素や炭素を添加しない結晶の場合、 $V/G (\text{mm}^2/^\circ\text{C} \cdot \text{min})$ が0.2以上の条件では、過剰な原子空孔が固液界面から導入され、ボイド欠陥、即ちCOPが形成される。しかし、窒素と炭素を同時に添加した場合は、過剰な原子空孔が固液界面から導入されるものの、それらは凝集を起こさないため、酸化膜耐圧特性に悪影響を与えるようなCOPにはならない。 $V/G$ が大きくなれば、それだけVが大きくなるので生産性が向上する。 $V/G$ の上限については特に規定しないが、現在の炉構造からは、0.35が事実上の上限になる。 $V/G$ が0.2未満の場合、固液界面から過剰な格子間原子が導入されるため、それらが凝集して格子間原子型転位ループを形成する。この転位ループはpn接合リーク特性を劣化させるため、基板としては不相当である。窒素及び炭素を添加した場合、転位ル

ープは添加なしの結晶に比べて少なくなることが判っているが、多少残留する可能性がある。また、引上速度 $V$ が低くなるため生産性が低下し、実用上好ましくない。

【0031】以下に本発明の実施例を挙げて説明するが、本発明はこれらの実施例の記載によって制限されるものではない。

#### 【0032】

【実施例】（実施例1）本実施例に用いられるシリコン単結晶製造装置は、通常のCZ法によるシリコン単結晶製造に用いられるものであれば、特に制限されるものではない。この装置を利用して育成されたシリコン単結晶は、伝導型：p型（ボロン添加）、結晶径：8インチ（200mm）、抵抗率：8.5～10.5 $\Omega\text{cm}$ である。窒素添加は、シリコン融液中に窒化膜付きシリコンウエハを投入することによって行った。シリコン融液中の窒素濃度は、投入した窒化膜付きシリコンウエハの窒素総量とシリコン融液の量から算出した。炭素添加は、シリコン融液中に炭素粉を投入することで行った。融液中の炭素濃度は、投入した炭素の総量とシリコン融液の量から算出した。引上速度 $V$ （mm/min）、融点～1300℃までの結晶成長軸方向の平均温度勾配 $G$ （℃/mm）としたときの $V/G$ を変化させるため、結晶成長速度あるいはシリコン単結晶製造装置の内部構造を変えた複数の結晶育成条件にて、シリコン単結晶を育成した。酸素濃度は、るつば回転数、その他のパラメーターを制御することで調整した。

【0033】この結晶からシリコン単結晶基板を切り出して、以下の評価を行った。窒素濃度は、このシリコン単結晶基板からサンプルを採取し、二次イオン質量分析装置（SIMS）を用いて測定した。酸素濃度、炭素濃度は、赤外吸収を用いて測定した。換算係数として、日本電子工業振興協会による酸素濃度換算係数を用いた。

欠陥密度を測定するため、 $\text{H}_2\text{O}$ 、 $\text{H}_2\text{O}_2$ 、 $\text{NH}_4\text{OH}$ を組成とするSC-1洗浄液で洗浄し、直径換算で0.1 $\mu\text{m}$ 以上のCOPを表面異物計で測定した。COPの体積密度は、SC-1の繰り返し洗浄を行った時のCOP増加数と一回のSC-1洗浄でのシリコン単結晶基板のエッチング量から求めた。なお、このようにして求めた欠陥密度は、基板表面のものであるが、as grown基板の場合は、深さ方向に均一に欠陥が分布しているため、上記方法で求めた欠陥密度は、基板厚み全域にわたっての代表値に相当すると考えられる。

【0034】酸化膜耐圧特性を評価するために、1000℃、乾燥酸素中で基板上に25nmのゲート酸化膜を積み、その上に厚み500nm、面積20mm<sup>2</sup>のボロンドープポリシリコン電極を積んだMOSキャパシターを作成した。上記MOSキャパシターに電界を印加し、判定電流が0.1A/cm<sup>2</sup>の時のゲート酸化膜にかかる平均電界が11MV/cm以上を示すMOSキャパシターの個数の割合を合格率とした。

【0035】また、pn接合リーク特性を評価するために、下記の条件でpn接合ダイオードを作成した。まず、シリコン単結晶基板を1000℃、乾燥酸素雰囲気中で保護酸化を行い、リンを $5 \times 10^{15}/\text{cm}^2$ イオン注入した後に、1000℃、30分の窒素雰囲気中でドライアニールを行った。素子分離として、素子を囲む形で、ガードリング電極を配置して、pn接合ダイオードを作成した。素子面積は20mm<sup>2</sup>で、8インチ（200mm）基板の面内に547点素子を作成した。評価条件として、室温にて、逆バイアス電圧を30V印加し、その時に流れる電流が1pA以下であった素子の比率を合格率とした。評価結果を比較例も含めて表1に示す。

#### 【0036】

【表1】

	シリコン融液中		シリコンウエハ中		酸素濃度 [atoms/cm <sup>3</sup> ]	as grownウエハ		
	炭素濃度 [atoms/cm <sup>3</sup> ]	V/G [mm <sup>2</sup> /Cmin]	窒素濃度 [atoms/cm <sup>3</sup> ]	炭素濃度 [atoms/cm <sup>3</sup> ]		欠陥密度 [個/cm <sup>2</sup> ]	酸化膜耐圧 [合格率%]	pn接合リーク [合格率%]
実施例	5.00E+17	0.1	1.00E+13	5.00E+16	8.00E+17	<1e4	98	90
実施例	7.00E+17	0.1	5.00E+13	7.00E+16	8.00E+17	<1e4	96	90
比較例	0	0.2	0	0	8.00E+17	7.40E+06	20	100
比較例	7.00E+17	0.2	0	7.00E+16	8.00E+17	2.80E+05	62	100
比較例	0	0.2	5.00E+13	0	8.00E+17	1.30E+05	55	100
比較例	1.00E+17	0.2	1.00E+12	1.00E+16	8.00E+17	4.10E+05	42	100
比較例	5.00E+17	0.2	1.00E+12	5.00E+16	8.00E+17	4.20E+05	35	100
比較例	7.00E+17	0.2	1.00E+12	7.00E+16	8.00E+17	2.30E+05	74	100
比較例	1.00E+17	0.2	1.00E+13	1.00E+16	4.00E+17	6.50E+05	67	100
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	4.00E+17	3.50E+04	96	100
実施例	7.00E+17	0.2	1.00E+13	7.00E+16	4.00E+17	<1e4	99	100
比較例	1.00E+17	0.2	1.00E+13	1.00E+16	8.00E+17	2.30E+05	75	100
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	8.00E+17	4.80E+04	93	100
実施例	7.00E+17	0.2	1.00E+13	7.00E+16	8.00E+17	<1e4	100	100
比較例	1.00E+17	0.2	5.00E+13	1.00E+16	8.00E+17	8.40E+05	82	100
実施例	5.00E+17	0.2	5.00E+13	5.00E+16	8.00E+17	<1e4	94	100
実施例	7.00E+17	0.2	5.00E+13	7.00E+16	8.00E+17	<1e4	98	100
実施例	5.00E+17	0.3	1.00E+13	5.00E+16	8.00E+17	1.30E+04	95	100
実施例	7.00E+17	0.3	5.00E+13	7.00E+16	8.00E+17	<1e4	100	100

【0037】ここで「1e4」とは、「1E+04」のことである。

【0038】窒素濃度が $1 \times 10^{13}$  atoms/cm<sup>3</sup>以上、かつ炭素濃度が $5 \times 10^{16}$  atoms/cm<sup>3</sup>以上のものは、欠陥密度が $10^5$  個/cm<sup>2</sup>以下となり、酸化膜耐圧の合格率が90%以上と良好であった。特に、窒素濃度が $1 \times 10^{13}$  atoms/cm<sup>3</sup>以上かつ炭素濃度が $5 \times 10^{16}$  atoms/cm<sup>3</sup>以上、さらに窒素濃度が $5 \times 10^{13}$  atoms/cm<sup>3</sup>以上あるいは炭素濃度が $7 \times 10^{16}$  atoms/cm<sup>3</sup>以上であるものは、欠陥密度が測定下限値である $10^4$  個/cm<sup>2</sup>以下であり、品質が非常に良好であった。窒素濃度が $1 \times 10^{13}$  atoms/cm<sup>3</sup>未満、あるいは炭素濃度が $5 \times 10^{16}$  atoms/cm<sup>3</sup>未満のものは、欠陥密度が $10^5$  個/cm<sup>2</sup>超となり、酸化膜耐圧の合格率も90%未満

となり、実施例に比べて劣った。なお、酸素濃度の違いによる欠陥密度の差、酸化膜耐圧特性の差は見られなかった。V/G (mm<sup>2</sup>/°C・min) が0.1のものは、欠陥個数が $10^5$  個/cm<sup>2</sup>以下であり、酸化膜耐圧合格率も90%以上で、pn接合リークの合格率も90%であった。pn接合リークがV/G  $\geq 0.2$ のものに比べて多少劣ったのは、転位ループが残留していたためと思われる。

【0039】(実施例2) シリコン単結晶の引き上げ及び窒素・炭素の添加法は実施例1と同様である。

【0040】この結晶から切り出して作成したシリコン単結晶基板に、表2に示すような低温デバイスプロセスと同等の熱処理を施した。

【0041】

【表2】

1段目.850℃×40min(wetO<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→850	850	850→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:18	0:40	1:00	****
雰囲気	N <sub>2</sub> +3%O <sub>2</sub>	N <sub>2</sub> +3% O <sub>2</sub>	wet O <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

2段目.750℃×180min(N<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→750	750	750→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:06	3:00	0:20	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

3段目.1000℃×40min(dryO<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→1000	1000	1000→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:37	0:40	2:00	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	O <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

4段目.550℃×6hr(N<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	400	400→550	550	550→400	400
レート(℃/分)	****	8	****	1	****
時間	****	0:18	6:00	2:30	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

5段目.800℃×120min(N<sub>2</sub>)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→800	800	800→700	700
レート(℃/分)	****	8	****	2.5	****
時間	****	0:12	2:00	0:40	****
雰囲気	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>	N <sub>2</sub>

【0042】次に三井金属製LSTDスキャナ(MO-6)を用いて、表面欠陥を測定した。感度としては、50nm以上の欠陥を検出できるように条件設定した。欠陥検出用レーザーの波長は、約700nmのものを用い、表面から深さ5μmまでの結晶欠陥を測定できるようにした。また、基板厚み中心の酸素析出物は、バイオラッド社のOPP(Optical Precipitate Profiler)を用いた。測定条件は、レーザーの二光束の焦点を基板のミラー面側表面から基板内部に375μm入った位置に設定し、ミラー面に対して平行に基板を走査した。その時に、二光束の位相差を電気的に信号処理して得られる信号強度が2.0V以上となる欠陥をカウントした。得られたサイズ分布から、ゴーストシグナルを除去した後に、欠陥密度を算出し

た。

【0043】低温デバイスプロセス熱処理後のpn接合リーク測定は実施例1と同様である。

【0044】また、低温デバイスプロセス熱処理後のゲッタリング挙動を評価するため、スピンコート法にてNiをウエハ表面に $10^{14}$  atoms/cm<sup>2</sup>塗布し、MOSダイオードを実装した。ゲート酸化の条件は、1000℃、30分、dryO<sub>2</sub>で、酸化膜厚は300nmとした。その後、MOS-C-T法による発生ライフタイム測定を行った。評価結果を比較例も含めて表3に示す。

【0045】

【表3】

	炭素濃度 [atoms/cm <sup>3</sup> ]	V/G [mm <sup>2</sup> /C·min]	シリコンウエハ中			as grown <sup>2)</sup>	デバイスプロセス後ウエハ			
			窒素濃度 [atoms/cm <sup>3</sup> ]	炭素濃度 [atoms/cm <sup>3</sup> ]	酸素濃度 [atoms/cm <sup>3</sup> ]	欠陥密度 [個/cm <sup>3</sup> ]	表面欠陥 [個/cm <sup>2</sup> ]	内部欠陥 [個/cm <sup>3</sup> ]	pn接合リーク [合格率%]	ライフタイム [msec]
比較例	0	0.2	0	0	6.00E+17	5.90E+06	7.60E+06	1.30E+06	53	5
比較例	5.00E+17	0.2	0	5.00E+16	6.00E+17	4.50E+05	3.60E+05	2.30E+09	35	23
比較例	0	0.2	1.00E+13	0	6.00E+17	8.70E+05	5.40E+05	5.40E+09	46	26
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	1.00E+18	2.40E+04	8.90E+04	7.49E+09	74	25
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	8.00E+17	3.60E+04	6.80E+04	8.60E+09	82	28
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	6.00E+17	2.70E+04	2.50E+04	4.80E+09	94	24
実施例	5.00E+17	0.2	1.00E+13	5.00E+16	4.00E+17	1.60E+04	<1e4	9.40E+09	98	30

【0046】窒素濃度が $1 \times 10^{13}$  atoms/cm<sup>3</sup>未満、あるいは炭素濃度が $5 \times 10^{16}$  atoms/cm<sup>3</sup>未満のものは、as grownで見られた欠陥が熱処理後もそのまま残留し、pn接合リーク特性を劣化させるため、合格率が90%以下であった。窒素濃度が $1 \times 10^{13}$  atoms/cm<sup>3</sup>以上かつ炭素濃度が $5 \times 10^{16}$  atoms/cm<sup>3</sup>以上の場合、as grown状態では欠陥は $4 \times 10^4$  個/cm<sup>3</sup>以下であったが、熱処理後は、酸素濃度 $6 \times 10^{17}$  atoms/cm<sup>3</sup>を超すもので表面欠陥が $5 \times 10^4$  個/cm<sup>2</sup>超となり、pn接合リーク特性が酸素濃度 $6 \times 10^{17}$  atoms/cm<sup>3</sup>以下のものに比べて若干劣った。酸素濃度が $4 \times 10^{17}$  atoms/cm<sup>3</sup>のものは、熱処理後の表面欠陥が測定下限値である $10^4$  個/cm<sup>2</sup>以下であり、pn\*

\*接合リーク特性が非常に良好であった。なお、実施例はいずれも、熱処理後の析出物密度が $10^9$  個/cm<sup>3</sup>以上でライフタイムが20 msec以上とゲッタリング特性に優れていた。

【0047】

【発明の効果】本発明のシリコン単結晶基板は、酸化膜耐圧特性などのデバイス特性に優れており、またデバイスプロセス後の表面欠陥が少なく、かつ基板内部の酸素析出が十分起り重金属のゲッタリング能力に優れている。以上のことから、高集積度の高い信頼性を要求されるMOSデバイス用ウエハを製造するのに最適なシリコン単結晶基板である。また、本発明のシリコン単結晶基板の製造方法は、結晶歩留が改善されると共に、生産性に優れるため、低コスト化が可能である。

フロントページの続き

(72)発明者 碓 敦

千葉県富津市新富20-1 新日本製鐵株式会社技術開発本部内

(72)発明者 出合 博之

千葉県富津市新富20-1 新日本製鐵株式会社技術開発本部内

(72)発明者 大橋 渡

千葉県富津市新富20-1 新日本製鐵株式会社技術開発本部内

Fターム(参考) 4G077 AA02 BA04 CF10 EB01 EH09

HA06

5F053 AA12 DD01 FF04 GG01 JJ01

KK03 PP08 RR03 RR05

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**